

PRESSURE SENSITIVE SEMICONDUCTOR DEVICE
PUB. NO.: 54-095183 [JP 54095183 A]
PUBLISHED: July 27, 1979 (19790727)
INVENTOR(s): ODATE MITSUO
APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or Corporation), JP (Japan)
APPL NO.: 53-003125 [JP 783125]
FILED: January 13, 1978 (19780113)
INTL CLASS: [2] H01L-025/10
JAPIO CLASS: 42.2 (ELECTRONICS — Solid State Components)
JOURNAL: Section: E, Section No. 141, Vol. 03, No. 117, Pg. 127,
September 29, 1979 (19790929)

ABSTRACT

PURPOSE: To reduce the distortion applied to an element when an electrode is brought into contact with the element by pressure, by interposing a powder metallic layer with a particle diameter below 2.μm.

CONSTITUTION: A powder layer 7 with approximately 0.5 mm thickness is generated on the capacity bottom face of base electrode 2 and case 3. Element 1 is put on layer 7 so that electrode 13b may be at the top. Insulating ring 5 is inserted to leading-out electrode 4, and plate spring 6 is inserted. After that, the pressure over three times as large as the spring force of plate spring 6 is applied to solidify layer 7; and after the plate spring is fixed by a protrusion, a device is completed by welding and connection. In this structure, since powder layer 7 becomes a pressure buffering materials and the warp of element 1 is not reformed, element 1 is prevented from being affected by the distortion to a Si substrate and cracking. The thermal resistance and forward voltage drop are reduced.

⑥Int. Cl.²
H 01 L 25/10

庁内整理番号 33公開 昭和54年(1979)7月27日
6741-5F

99(s) C 21

6741-5F

11-10-1991

10

1 母の胎を

未請求

(全 3 頁)

④ 加压接触形半导体装置

株式会社北伊丹製作所内

升出願人三聚打鐵坊社公

之介和並重和殿

214 題 8253-3125

東京郡千代田区丸の内一丁目、

昭和五十三(一九七八)一月十三日

番3号

◎発明者 大館光雄

总代理 人 弁理士 葛野信一 外1名

伊丹市瑞原4丁目1番地 三菱

庫 藏 部

1. 発明の名称
加圧摩擦焼形半導体装置
2. 特許請求の範囲
少なくとも1つのPN接合を有する半導体素子の両主面に王電極がそれぞれ加圧摩擦されて製造された加圧摩擦焼形半導体装置において、前記半導体素子の少なくとも1つの主面と王電極との間に2個以下の接子層をもつ接合金属からなる接合金属層を介在させたことを特徴とする加圧摩擦焼形半導体装置。

3. 発明の詳述を説明
本発明は半導体素子の両主面に主電極をそれぞれ加圧接触した構造の半導体装置に關し、前記半導体素子に加わるストレスを緩和せしめるようにして加圧接触形半導体装置に關するものである。
一般に、高出力の加圧接触形半導体装置において、半導体素子と主電極（ペーサ電極）間の熱的、電氣的な接離抵抗を小さくする必要がある。従来、これらの接離抵抗を小さくする手段として

口、半導体素子ラフピングして平面度 $\pm 0.1\mu$ m以内、半導体素子は炭素と王冠板との間に行度を小さくしたり、半導体素子を挿入しに柔軟な金属網を敷き、金などの金属材料を貼付したり、半導体素子と王冠板間の圧力を大きくしたりすることが行われている。

ところで、加圧熱成形半導体装置においては、半導体素子として、少なくとも1つのPN接合を有する円板状のシリコン板と、このシリコン板と熱膨張係数の類似した金属材料はモリブデン-チタン-ニッケル合金などの支持板とをアライメントのヘバードンダを用いて真空室又は不活性ガス

中など、かつ高価にて提供および合金要素により
 調整したものを用いられている。しかし、樹脂シ
 リコン膜と支持膜とをハードソルダージを用いて固
 付および合金要素を行なう場合、樹脂ハードソルダ
 ージ処理温度が高いためにシリコン膜と支持膜間の
 界面が劣化することによって、樹脂処理時にシリコン膜の周
 縁部がストレスで割れ、それが半導体素子の電気
 特性を阻害させたり、或は各材料の熱膨張係数の
 違いによるバインディング作用によりシリコン膜が大

ましくせるため、シリコン製のセリよりもセラミックが採用されていた。新記半導体は素子の電気特性を改善するためにはシリコン膜と互持膜の各々の材料の厚さの調配から互持膜を薄くすることによりシリコン膜のストレスを軽減することができると、互持膜を薄くするとシリコン膜に対するセリを増大するとすることになる。したがって、このように互持膜を薄くした状態ではシリコン膜は素子と互持膜に互持力を加えてこれらを互に破壊すると、シリコン膜のセリを調整することになるから、逆にシリコン膜へのストレスが増大したり、シリコン膜にクラックが生じたりするという問題がある。

本島明はこのように述べられてゐたもので、
その目的とするところは半島は露手に加わるスト
レスを緩和させることに依り半島は露手をソフア
ツから脱落することができても正理無形半島は露
手を脱落することである。

本發明の他の目的は炭素と石墨電極間の熱的、電氣的な接觸抵抗を低減化することができる如き炭素と石墨電極間の熱的、電氣的な接觸抵抗を低減化することにある。

の例からなる引出し電圧、(5)はマイカ板などの材料リング、(6)はバナジウムなる面、(7)は銅箔に形成せられた引出し電圧(4)間に介在して形成される粉末金属膜で、この粉末金属膜(7)は格子状となり、 α を有する材料と β ニウムからなり、便所内を除くしむる銅箔系 β ニウムを水中中で還元することにより得られる。以上よりエッチングにより得られぬ材料よりなるものである。

次に上記実験機内の半導体装置の取立てを説明する。まず、ベース電圧(7)とケース(8)よりなる窓状の底面にアルミニウム粉末を含み0.5mm程度に厚い鉛系金属層(9)を形成する。次いで、半導体装置子(1)と電圧(13a)が上で、その互付磁(12)が下になるように鉛記形鉛系金属層(7)上に載置する。一方、引出し電圧(6)に絶縁リング(5)を挿入し、その上に亜鉛(6)を上側が凹面となるように入挿する。そして、このように引出し電圧(6)を組み立てた半導体装置子(1)上に載置する。しかるは、例えば図12Aを参照して、亜鉛(6)のパノ力の3倍以上の圧力を加えて、引出し電圧(6)および半導体装置子(1)を介してその

このような目的を達成するため、本発明は、半導体素子の一つの玉面と玉面との間に2mm以下の段差をもつた鉛金属層からなる鉛金属層を介在させて加熱保持するようにした構造の加熱抵抗形半導体素体を製造するものである。以下、図面を用いて本発明を詳細に説明する。

第1図は本発明を加圧変換形ポイスターードに用いたときの一例を示す。実施例の一新断面図である。

[illegible]

下にある新東金銅製印(1)に加入してそれをつかたなる。そのバプレス圧を所定のバキ力の範囲内に下げ、その状態で圧力を加えたままでナード(3)の表面に向つて突進を続け、血バキ(6)を加圧する。この原因は、キヤップ溶接、引出し導管(4)と外板リレーの溶接などの工程を対峙で相対して終了する。

[illegible]

THIS PAGE BLANK (USPTO)